

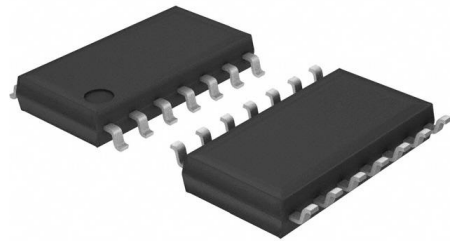
4 通道 8 位数模转换器

描述

MS5620 是一款具有高阻抗缓冲基准输入的四通道串行 8 位电压输出数模转换器 (DAC)。该 DAC 可以产生 1 倍或 2 倍于参考电压对地的电压输出, 而且保证是单调的。由于芯片工作在 3V~5V 的单电源电压下, 这就使它的使用变得很方便。片上嵌入的上电复位功能确保可重复的启动条件。

数字控制是通过与 CMOS 工艺兼容的三线串行总线来实现的, 易于和工业标准的微处理器或微控制器接口。11 位命令字由 8 位数据位, 2 位 DAC 通道选择位, 1 位范围控制位组成。范围控制位使 DAC 的电压输出范围是 1 倍或 2 倍于对地的参考电压。该 DAC 有两级锁存器, 允许一组完整的数据写入芯片之后由 LDAC 控制所有的 DAC 输出同时更新。数字输入带有施密特触发器, 有一定的抗噪声能力。

MS5620 小尺寸封装使得模拟功能的数字控制可以应用在对空间面积要求比较苛刻的场合, 可以在 -40°C~85°C 温度范围内工作, 而且不需要外部修调。



主要特点

- 四通道 8 位电压输出
- 3V~5V 单电源工作
- 串行接口
- 高阻抗基准输入
- 可编程 1 倍或 2 倍的输出范围
- 同时更新灵活
- 内部上电复位
- 低功耗
- 半缓冲输出

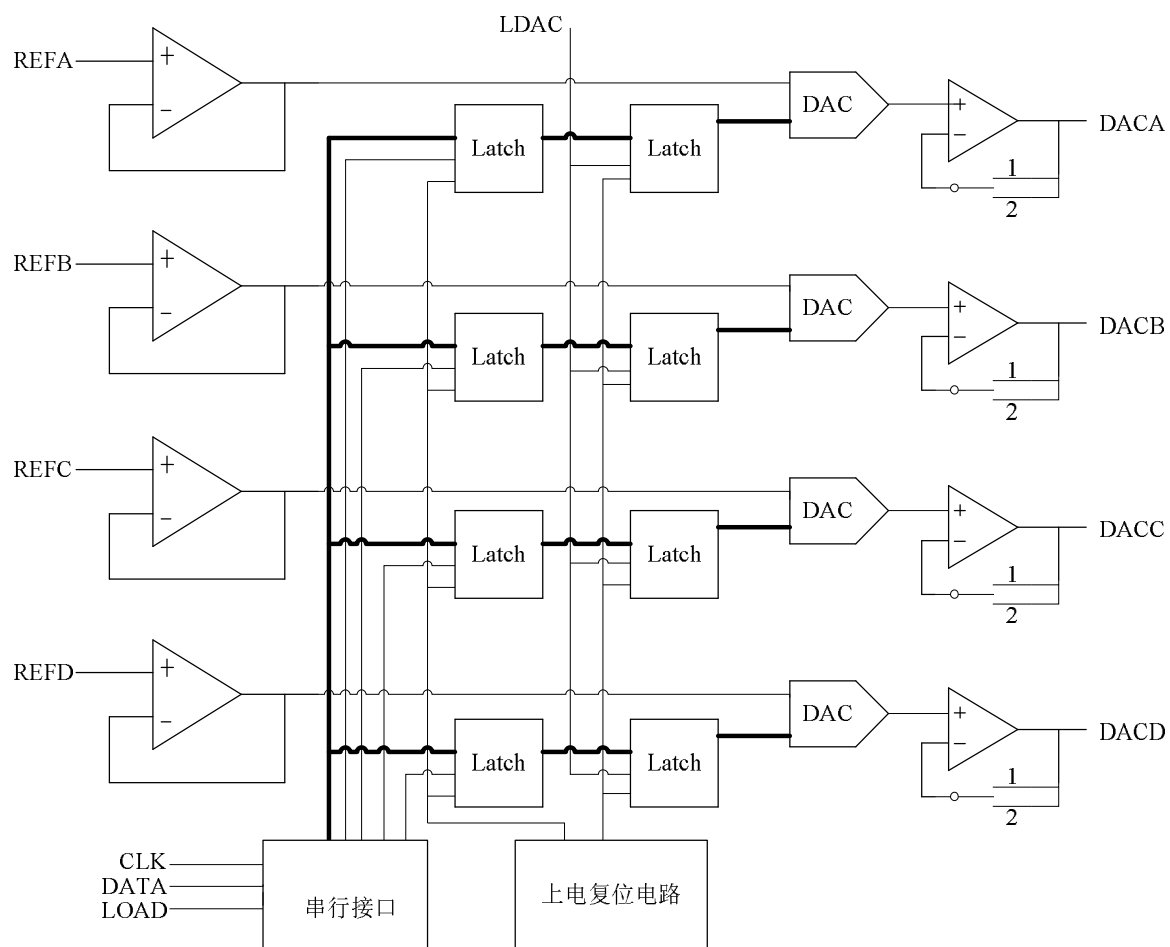
应用

- 可编程电压源
- 数字控制放大器/衰减器
- 移动通信
- 自动测试装置
- 过程监控
- 信号合成

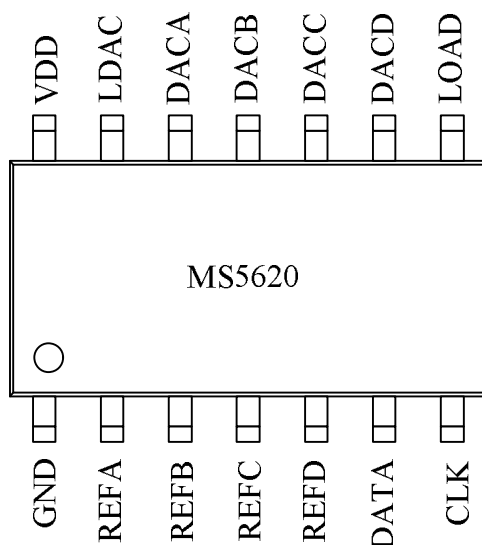
产品规格分类

产品	封装形式	打印名称
MS5620	SOP -14	MS5620

内部框图



管脚排列图



管脚描述

管脚号	管脚名称	I/O	管脚描述
1	GND	--	参考地电位
2	REFA	输入	A 通道的参考电压
3	REFB	输入	B 通道的参考电压
4	REFC	输入	C 通道的参考电压
5	REFD	输入	D 通道的参考电压
6	DATA	输入	串行接口数字数据输入。每一位数据在时钟信号的下降沿被写入串行接口的寄存器中。
7	CLK	输入	串行接口时钟。输入的串行数据在该输入时钟的下降沿时被写入串行接口的寄存器中。
8	LOAD	输入	串行接口数据装载。当 LDAC 为低时，在 LOAD 的下降沿数据被锁存到输出锁存器，并立即在 DAC 被选择的通道中转换产生模拟信号。
9	DACD	输出	D 通道模拟信号输出
10	DACC	输出	C 通道模拟信号输出
11	DACB	输出	B 通道模拟信号输出
12	DACA	输出	A 通道模拟信号输出
13	LDAC	输入	DAC 数据装载。当 LDAC 为高，输入的数据被读到串行接口时 DAC 的输出不会被更新，只有当 LDAC 由高变为低时，DAC 的输出才会更新。
14	VDD	--	电源电压

极限参数

参 数	符 号	参 数 范 围	单 位
供电电压	VDD	7	V
数字输入电压范围		-0.3~VDD+0.3	V
基准输入电压范围	V _{ID}	-0.3~VDD+0.3	V
工作温度	TA	-40~85	°C
存储温度	T _{stg}	-50~150	°C
1.6mm 引线持续 10 秒的温度		260	°C

推荐工作条件

参 数	最小	典型	最大	单 位
电源电压, VDD	2.7		5.25	V
最大输入电压, V _{IH}	0.8VDD			V
最小输入电压, V _{IL}			0.8	V
参考电压, V _{REF} [A B C D]			VDD-1.5	V
负载, R _L	10			kΩ
工作温度范围	-40		85	°C

电气参数

(1) 除非特殊说明, VDD=3.3V±5%, VREF=2V, Gain=1

参数	符号	测试条件	最小值	典型值	最大值	单位
高电平输入电流	I _{IH}	V _I =VDD			±10	μA
低电平输入电流	I _{IL}	V _I =0			±10	μA
电流沉输出		I _{O(sink)} Each DAC Output	20			μA
电流源输出		I _{O(source)} Each DAC Output	1			mA
输入电容	C _i			15		pF
输入参考电容				15		pF
电源电流	I _{DD}	VDD=3.3V			2	mA
输入基准电流	I _{ref}	VDD=3.3V V _{REF} =1.5V			±10	μA
末端线性误差 ^{注1}	E _L	V _{REF} =1.25V Gain=2			±1	LSB
微分线性误差 ^{注2}	E _D	V _{REF} =1.25V			±0.9	LSB

		Gain=2				
零点误差 ^{注3}	E _{ZS}	V _{REF} =1.25V Gain=2	0		30	mV
零点误差温度系数 ^{注4}		V _{REF} =1.25V Gain=2		10		μ V/°C
满刻度误差 ^{注5}	E _{FS}	V _{REF} =1.25V Gain=2			±60	mV
满刻度温度系数 ^{注6}		V _{REF} =1.25V Gain=2		±25		μ V/°C
电源灵敏度 ^{注7, 注8}	PSRR			0.5		mV/V

(2) 除非特殊说明, VDD=5V±5%, VREF=2V, Gain=1

参数	符号	测试条件	最小值	典型值	最大值	单位
高电平输入电流	I _{IH}	V _I =VDD			±10	μ A
低电平输入电流	I _{IL}	V _I =0			±10	μ A
电流沉输出	I _{O(sink)}	Each DAC Output	20			μ A
电流源输出	I _{O(source)}	Each DAC Output	2			mA
输入电容				15		pF
输入参考电容	C _i			15		pF
电源电流	I _{DD}	VDD=5V			2	mA
输入基准电流	I _{ref}	VDD=5V V _{REF} =2V			±10	μ A
末端线性误差 ^{注1}	E _L	V _{REF} =2V Gain=2			±1	LSB
微分线性误差 ^{注2}	E _D	V _{REF} =2V Gain=2 见注2			±0.9	LSB
零点误差 ^{注3}	E _{ZS}	V _{REF} =2V Gain=2	0		30	mV
零点误差温度系数 ^{注4}		V _{REF} =2V Gain=2		10		μ V/°C
满刻度误差 ^{注5}	E _{FS}	V _{REF} =2V Gain=2			±60	mV
满刻度温度系数 ^{注6}		V _{REF} =2V Gain=2		±25		μ V/°C
电源灵敏度 ^{注7, 注8}	PSRR			0.5		mV/V

注: 1. 积分非线性误差是实际输出偏离从0点到满刻度这条曲线的最大值(不包括零点和满刻度误差)。

2. 微分非线性误差是8位数字码中任意两个相邻的数字码产生的输出电压的改变量与1LSB的差值。单调意味着输出电压的变化方向与数字输入码的变化方向是一致的。

3. 零点误差是指当输入为全 0 时输出电压与 GND 的差值。

4. 零点误差温度系数是由下面的公式确定的：

$$ZSETC = [ZSE(T_{max}) - ZSE(T_{min})] / V_{REF} \times 10^6 / (T_{max} - T_{min})$$

5. 满刻度误差在负载电阻 10K Ω 的条件下，输入为全 1 时，实际电压输出与理想输出的差值。

6. 满刻度误差温度系数是由下面的公式确定的：

$$FSETC = [FSE(T_{max}) - FSE(T_{min})] / V_{REF} \times 10^6 / (T_{max} - T_{min})$$

7. 零点误差抑制比的测量：8 位数字输入为全 0，电源电压 VDD 从 4.75V 到 5.25V 变化时测量它对输出电压的影响。

8. 满刻度误差抑制比的测量：8 位数字输入为全 1，电源电压 VDD 从 3V 到 3.6V 变化时测量它对输出电压的影响。

功能描述

1. 电阻串型 DAC

MS5620 由 4 路电阻串型 DAC 实现的，每一路 DAC 的核心是带 256 个抽头的电阻，表 1 是每个抽头处的电平和对应的 256 个数字码的对应关系。电阻串中，电阻的一端连接 GND，另一端连接输入缓冲器的输出端。电阻串保证了单调性。线性度由电阻串的匹配精度和输出缓冲器的性能决定。参考电压输入缓冲器时，DAC 对于参考源可以视为一个高阻抗的负载。每个 DAC 的输出均由增益可配置的运算放大器缓冲，选择 1 倍或 2 倍增益输出。电路上电时，DAC 的数字输入端被置为全 0。每个 DAC 的输出电压用下列公式表示：

$$V_o(DACA|B|C|D) = REF \times \frac{CODE}{256} \times (1 + RNG)$$

CODE 的范围是 0~255，范围控制位 RNG 是 0 或 1，它位于串行命令字中。

表 1 理想传输特性

D7	D6	D5	D4	D3	D2	D1	D0	输出电平
0	0	0	0	0	0	0	0	GND
0	0	0	0	0	0	0	1	$(1/256) \times REF (1+RNG)$
•	•	•	•	•	•	•	•	•
•	•	•	•	•	•	•	•	•
0	1	1	1	1	1	1	1	$(127/256) \times REF (1+RNG)$
1	0	0	0	0	0	0	0	$(128/256) \times REF (1+RNG)$
•	•	•	•	•	•	•	•	•
•	•	•	•	•	•	•	•	•
1	1	1	1	1	1	1	1	$(255/256) \times REF (1+RNG)$

2. 工作时序

MS5620 有 4 种可供选择的控制方式，分别如图 1-图 4 所示。

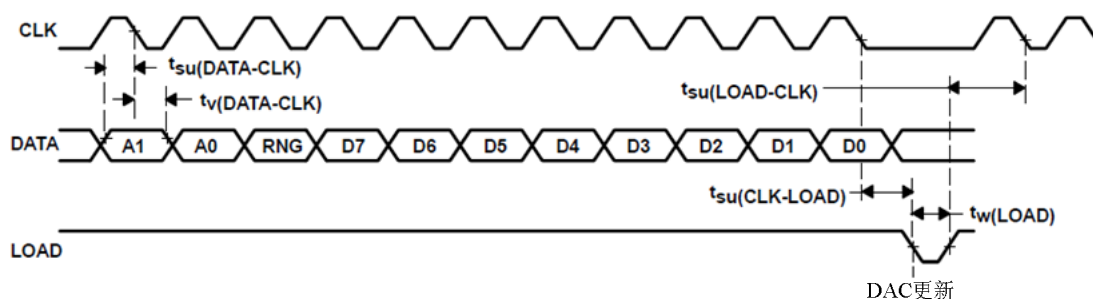


图1. LOAD 控制的输出更新 (LDAC=Low)

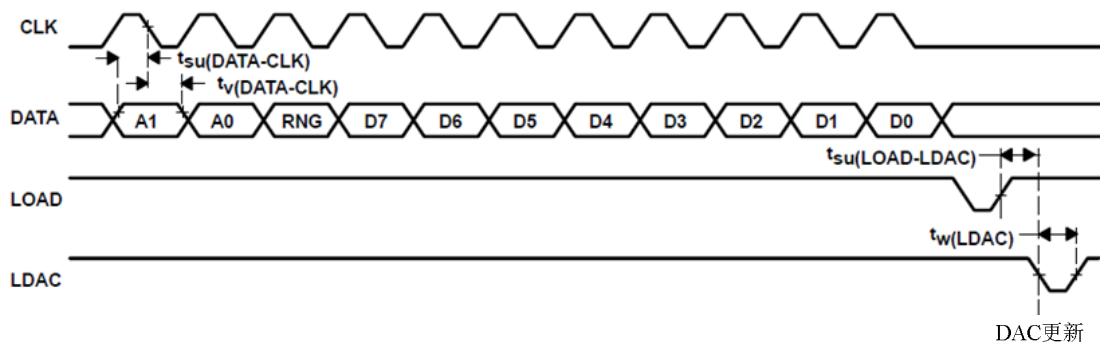


图2. LDAC 控制的输出更新

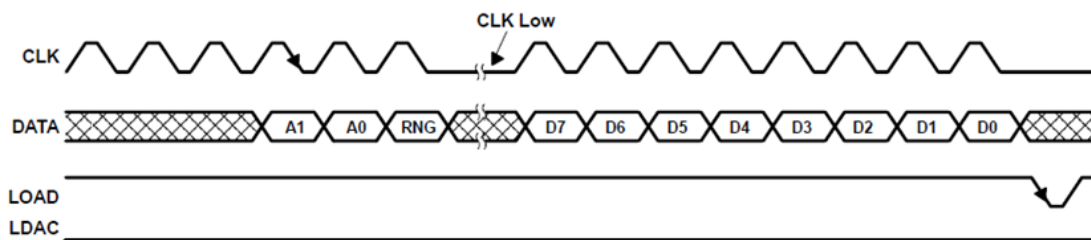


图3. LOAD 控制的输出更新，使用8位串行命令字（LDAC=Low）

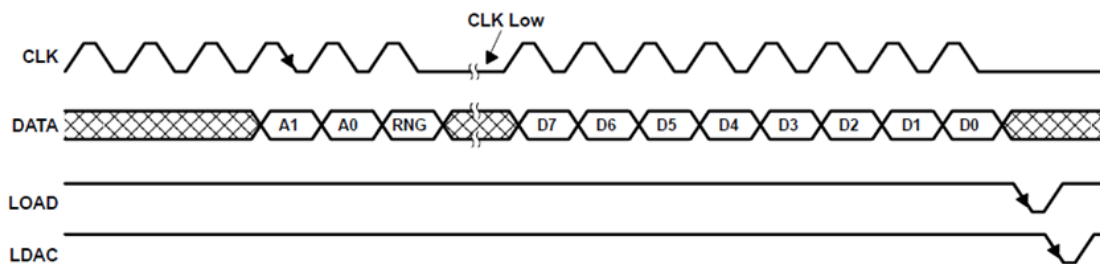


图4. LDAC 控制的输出更新，使用8位串行命令字

当 LOAD 为高时，在 CLK 的下降沿，DATA 引脚上的数据被写入锁存器。一旦所有的数据被锁存，LOAD 被拉低，数据从串行输入寄存器中传送到被选择的那一路 DAC 进行工作，如图 1 所示。当 LDAC 为低时，DAC 的输出电压在 LOAD 变为低电平时立即被更新。在串行数据写入过程中 LDAC 为高时，新的数据被锁存，只有在等待 LDAC 被拉低时才进行数模转换，如图 2 所示。最高有效位（MSB）首先被写入，数据转换过程需要 8 个时钟周期，如图 3 和图 4 所示。表 2 列出了定时关系。

表 2. MS5620 的时序关系

描述	最小	典型	最大	单位
CLK 频率			1	MHz
建立时间，数据输入， $t_{su(DATA-CLK)}$ (见图 1 和图 2)	50			ns
有效时间，数据输入有效在 CLK↓后， $t_v(CLK_LOAD)$ (见图 1 和图 2)	50			ns
建立时间，CLK 下降沿到 LOAD， $t_{su(CLK-LOAD)}$ (见图 1)	50			ns
建立时间，LOAD↑到 CLK↓， $t_{su(LOAD-CLK)}$ (见图 1)	50			ns
脉冲宽度，LOAD， $t_w(LOAD)$ (见图 1)	250			ns
脉冲宽度，LDAC， $t_w(LDAC)$ (见图 2)	250			ns

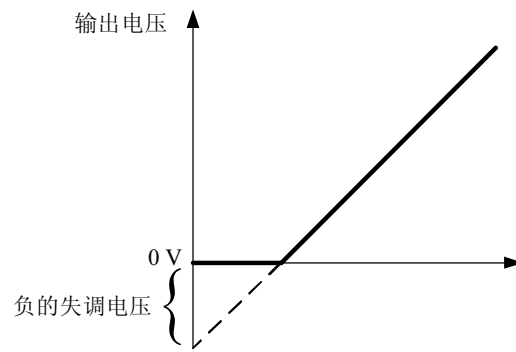


图5. 负的失调电压的影响（单电源供电）

工作特性

1. 推荐工作条件下的工作特性

 如无特殊说明, $V_{DD}=5V \pm 5\%$, 或 $V_{DD}=3.3V \pm 5\%$, $V_{REF}=2V$, $Gain=1$

参数	测试条件	最小	典型	最大	单位
输出压摆率	$C_L = 100 \text{ pF}$, $R_L = 10 \text{ k}\Omega$		1		$V/\mu s$
输出建立时间	到 $\pm 0.5LSB$ 以内, $C_L = 100 \text{ pF}$, $R_L = 10 \text{ k}\Omega$, 见注 9		10		μs
大信号带宽	-3dB 点测试		100		kHz
数字串扰	CLK=1MHz 的方波在 DACA-DACD 点测试		-50		dB
参考电压馈通	见注 10		-60		dB
通道隔离度	见注 11		-60		dB
参考电压输入带宽	见注 12		100		kHz

 注: 9. 建立时间是从 LOAD 下降沿到 DAC 的输出达到满幅值的 $\pm 0.5LSB$ 以内时的时间。

 10. 基准馈通是在数字输入为全 0, $V_{REF}=1V_{dc} + 1V_{pp}$, 频率为 10kHz 的条件下测量任意一个 DAC 的输出电压得到的。

 11. 信道隔离的测量是在输入频率为 10kHz, $V_{REF}=1V_{dc} + 1V_{pp}$ 的参考电压, 一个通道数字输入为全 1, 其余三个通道输入为全 0 的条件下测得的。

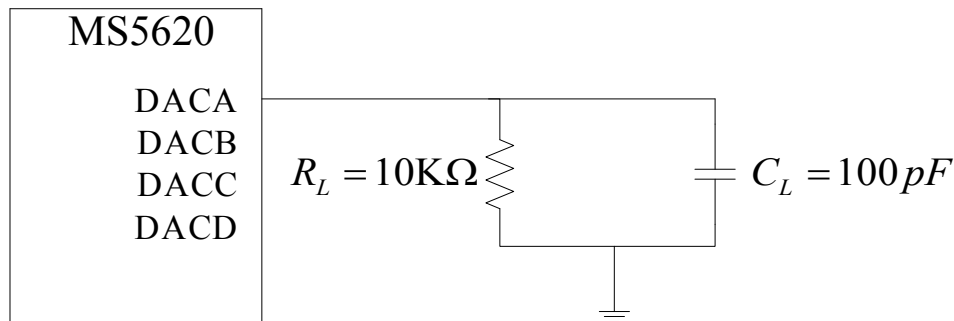
 12. 基准带宽是-3dB 带宽, 通过输入基准 $V_{REF}=1.25V_{dc} + 2V_{pp}$, 数字输入全 1 得到。


图 6. 摆率、建立时间和线性度的测量

2. 典型特性

正的上升时间和建立时间

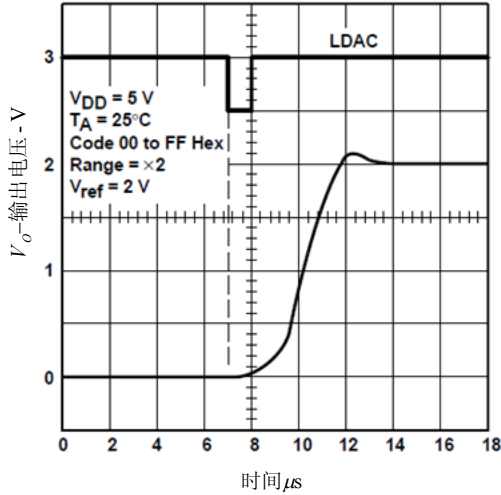


图7

负的上升时间和建立时间

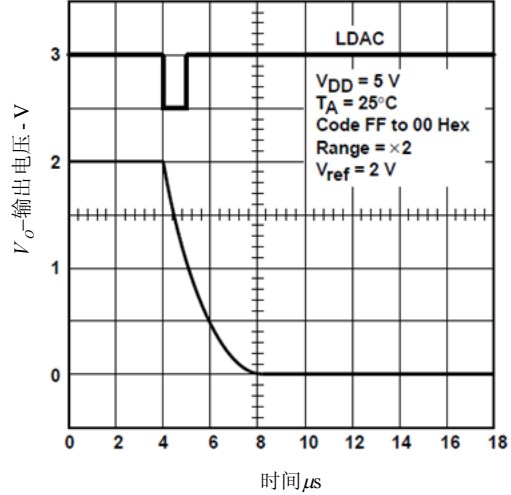
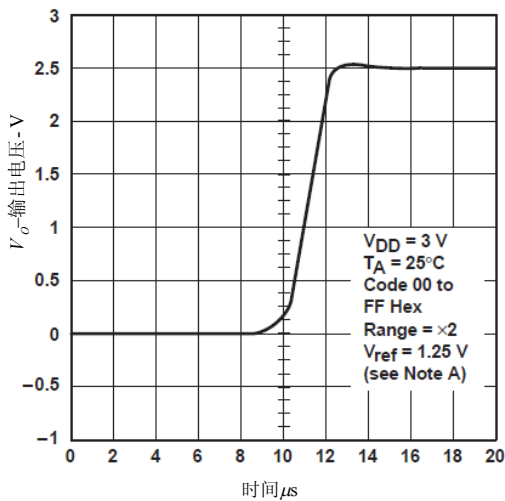
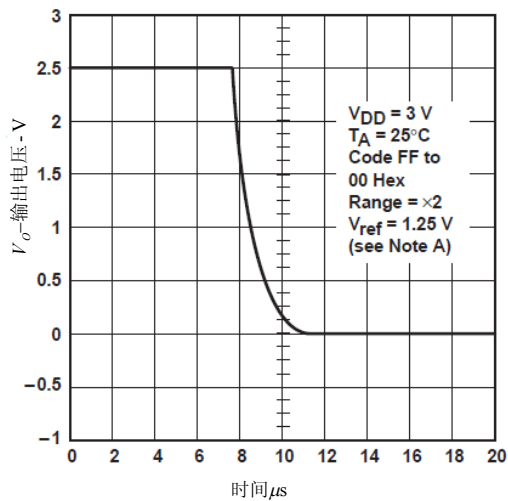


图8



注：上升时间2.05 μ s，正摆率0.96V/ μ s，建立时间4.5 μ s

图9



注：下降时间4.25 μ s，负摆率0.46V/ μ s，建立时间8.5 μ s

图10

DAC 输出电压
vs
负载电阻

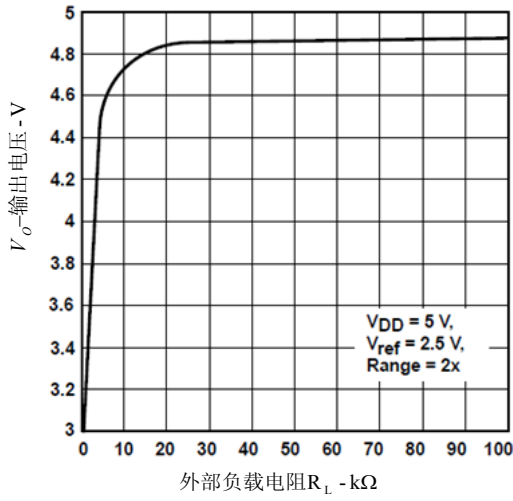


图11

DAC 输出电压
vs
负载电阻

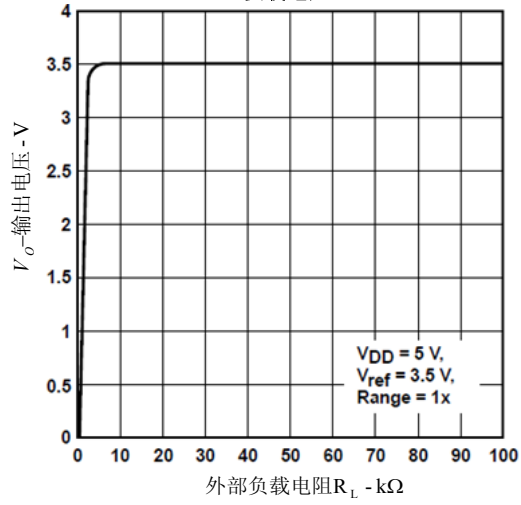


图12

DAC 输出电压
vs
负载电阻

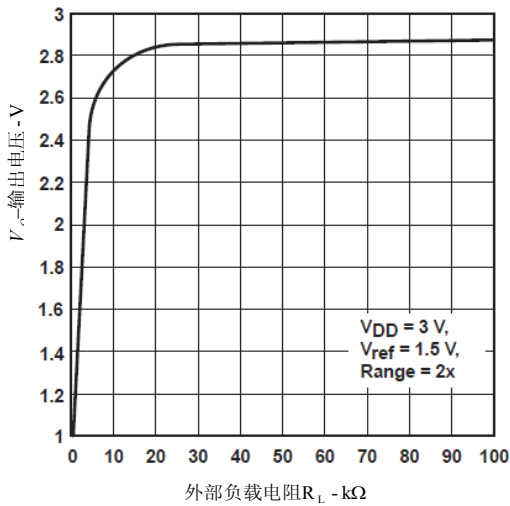


图13

DAC 输出电压
vs
负载电阻

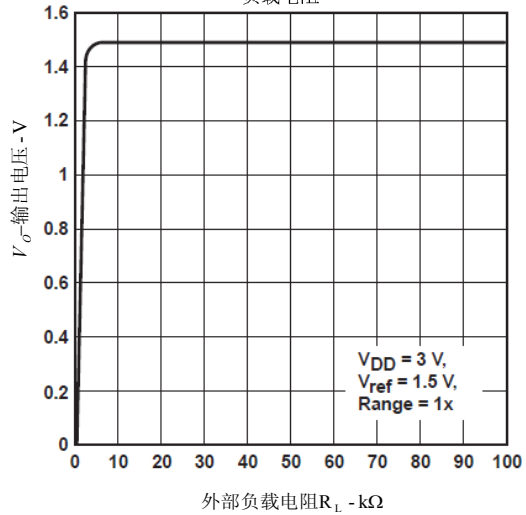


图14

输出源电流
vs
输出电压

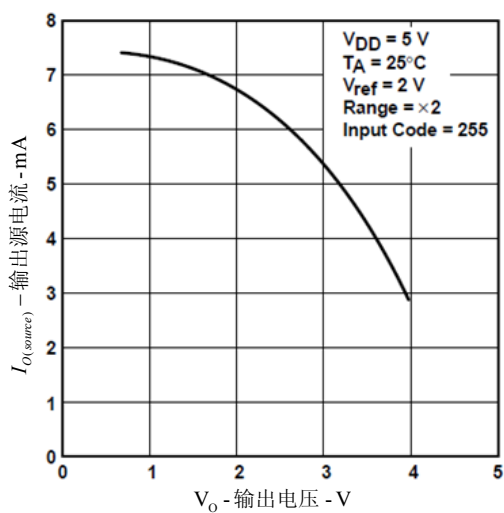


图15

电源电流
vs
温度

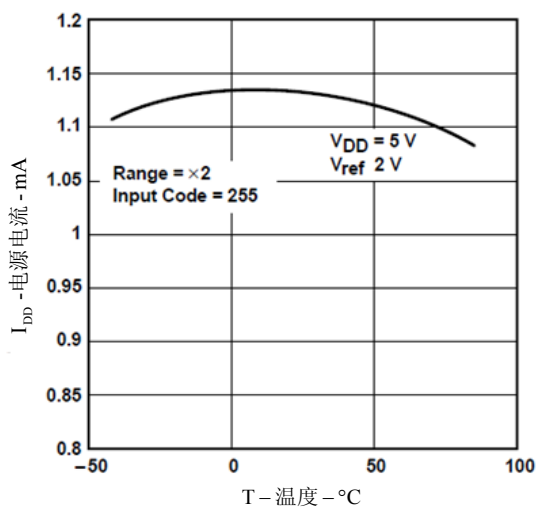


图16

电源电流
vs
温度

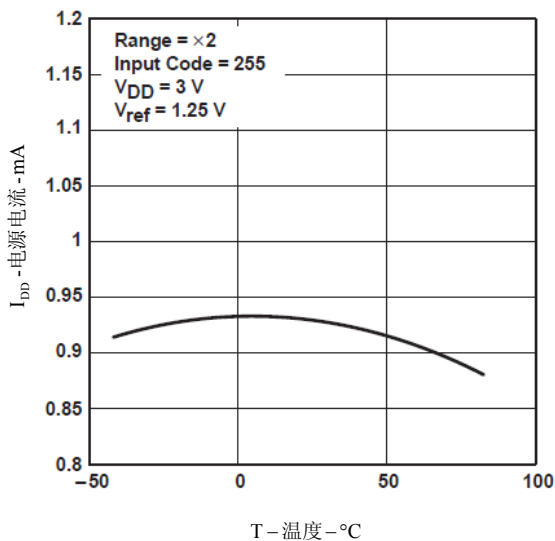


图17

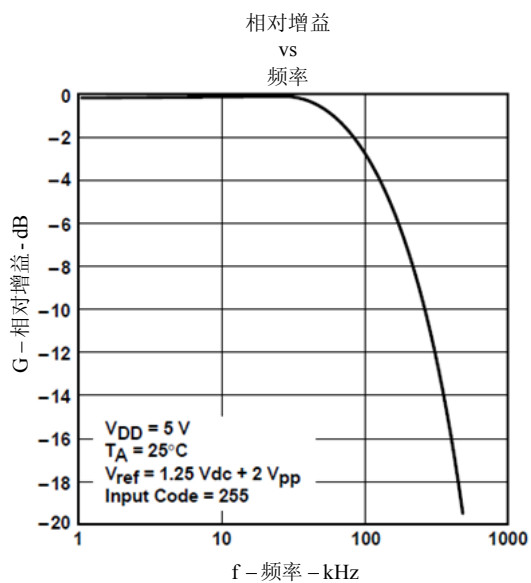


图18

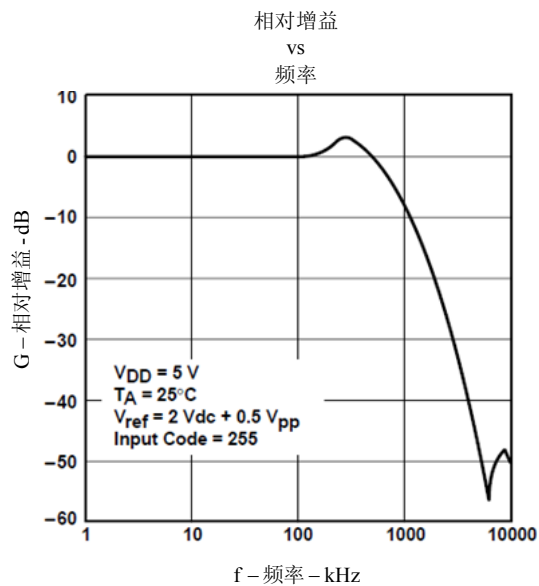


图19

应用信息

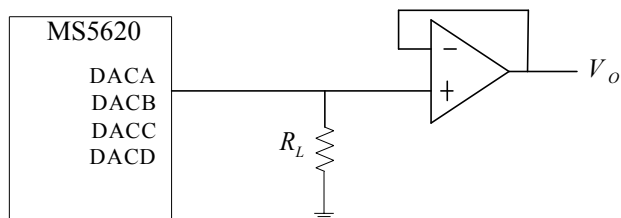


图20. 输出缓冲电路, $R_L \geq 10k \Omega$

封装外形图

SOP-14

UNIT: mm

